

## PATENT ABSTRACTS OF JAPAN

(11)Publication number : 11-340141

(43)Date of publication of application : 10.12.1999

(51)Int.Cl.

H01L 21/205

(21)Application number : 10-142829

(71)Applicant : SUMITOMO METAL IND LTD

(22)Date of filing : 25.05.1998

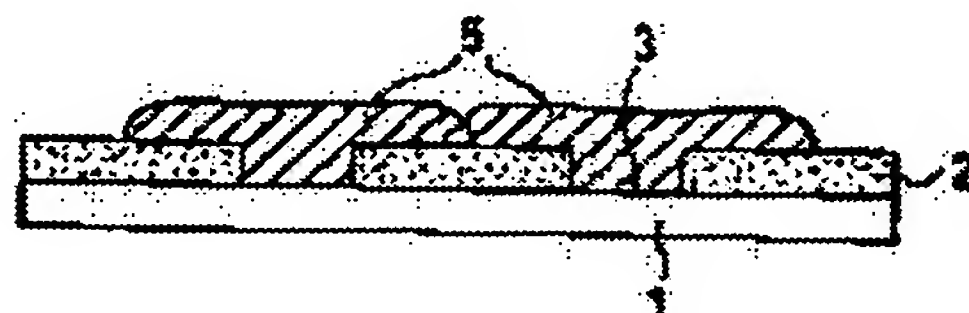
(72)Inventor : OKUMURA KAZUHIRO  
NISHIHATA HIDEKI  
HASHIMOTO HIROSHI

## (54) MANUFACTURE OF SEMICONDUCTOR SUBSTRATE

## (57)Abstract:

PROBLEM TO BE SOLVED: To provide a semiconductor substrate of SOI structure excellent in device quality and manufacturing cost.

SOLUTION: (1) After an exposed surface 3 is formed on an insulating layer of a substrate surface, epitaxial growth method with such a condition as temperature gradient in thickness direction of substrate is small while that in radial direction large so that a single crystal silicon layer 5 is formed on an insulating layer 2. (2) After a polycrystal silicon layer is provided close to the exposed surface formed at the insulating layer of substrate surface, thermal process is performed under such a condition as temperature gradient in thickness direction of substrate is small while that in radial direction large so that a single crystal silicon layer is formed on the insulating layer. (3) After a polycrystal silicon layer is formed on the insulating layer and exposed surface of substrate surface, thermal process is performed under such a condition as a temperature gradient in thickness direction of substrate is small while the temperature gradient in radial direction large so that a single crystal silicon layer is formed on the insulating layer.



## LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision]

of rejection]

[Date of requesting appeal against examiner's  
decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平11-340141

(43) 公開日 平成11年(1999)12月10日

(51) Int.Cl.<sup>5</sup>

H 0 1 L 21/205

識別記号

F I

H 0 1 L 21/205

審査請求 未請求 請求項の数 9 O L (全 7 頁)

(21) 出願番号 特願平10-142829

(22) 出願日 平成10年(1998) 5 月25日

(71) 出願人 000002118

住友金属工業株式会社

大阪府大阪市中央区北浜4丁目5番33号

(72) 発明者 奥村 和弘

佐賀県杵島郡江北町大字上小田2201番地住

友シチックス株式会社内

(72) 発明者 西畑 秀樹

佐賀県杵島郡江北町大字上小田2201番地住

友シチックス株式会社内

(72) 発明者 橋本 博士

佐賀県杵島郡江北町大字上小田2201番地住

友シチックス株式会社内

(74) 代理人 弁理士 森 道雄 (外1名)

(54) 【発明の名称】 半導体基板の製造方法

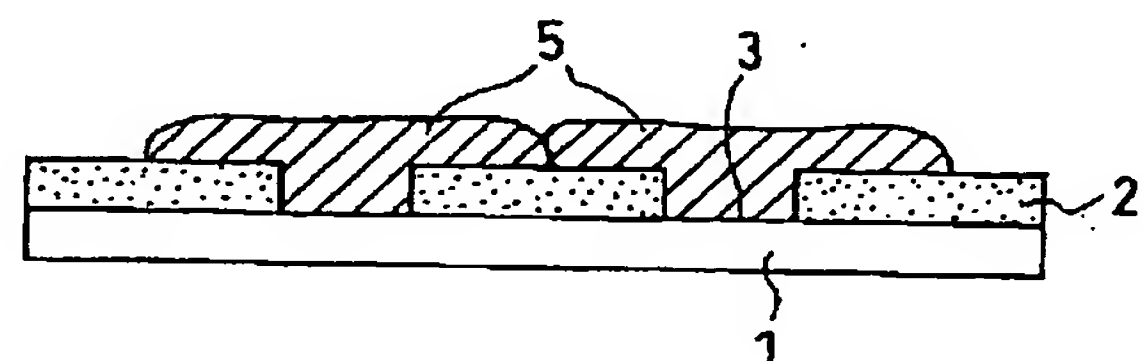
(57) 【要約】

【課題】 デバイス品質および製造コストに優れるSOI構造の半導体基板を提供できる。

【解決手段】 (1)基板表面の絶縁体層に露出面3を形成したのち、基板の厚み方向の温度勾配を小さく、径方向の温度勾配を大きくした条件でエピタキシャル成長法を行うことによって、絶縁体層2上に単結晶シリコン層5を形成させる半導体基板の製造方法。

(2)基板表面の絶縁体層に形成された露出面と近接して多結晶シリコン層を配置したのち、基板の厚み方向の温度勾配を小さく、径方向の温度勾配を大きくした条件で熱処理を行うことによって、絶縁体層上に単結晶シリコン層を形成させる半導体基板の製造方法。

(3)基板表面の絶縁体層および露出面に多結晶シリコン層を形成したのち、基板の厚み方向の温度勾配を小さく、径方向の温度勾配を大きくした条件で熱処理を行うことによって、絶縁体層上に単結晶シリコン層を形成させる半導体基板の製造方法。



## 【特許請求の範囲】

【請求項1】基板表面上の絶縁体層を部分的に除去して基板表面が露出した面を形成したのち、基板の厚み方向の温度勾配を小さく、基板の径方向の温度勾配を大きくした条件でエピタキシャル成長法を行うことによって、前記絶縁体層上に単結晶シリコン層を形成させることを特徴とする半導体基板の製造方法。

【請求項2】基板表面上の絶縁体層を部分的に除去して基板表面が露出した面を形成し、その露出面とは所定の間隔を設けて相対向する位置に多結晶シリコン層を形成したのち、基板の厚み方向の温度勾配を小さく、基板の径方向の温度勾配を大きくした条件で熱処理を行うことによって、前記絶縁体層上に単結晶シリコン層を形成させることを特徴とする半導体基板の製造方法。

【請求項3】基板表面上の絶縁体層を部分的に除去して基板表面が露出した面を形成し、これらの絶縁体層および露出面に多結晶シリコン層を形成したのち、基板の厚み方向の温度勾配を小さく、基板の径方向の温度勾配を大きくした条件で熱処理を行うことによって、前記絶縁体層上に単結晶シリコン層を形成させることを特徴とする半導体基板の製造方法。

【請求項4】上記のエピタキシャル成長または熱処理が酸素および塩素を含有するガス雰囲気で行われることを特徴とする請求項1～3のいずれかに記載の半導体基板の製造方法。

【請求項5】上記の絶縁体層に格子状の開口部、ストライプ状の開口部若しくは正形状の開口部のいずれかを設けて基板表面を露出させることを特徴とする請求項1～3のいずれかに記載の半導体基板の製造方法。

【請求項6】上記の絶縁体層の表面に凸設部を設けて、この絶縁体層上を異なる方向から成長する単結晶シリコン層を接触させないようにしたことを特徴とする請求項1～3のいずれかに記載の半導体基板の製造方法。

【請求項7】上記の凸設部の高さおよび幅は使用する基板の結晶軸方位に応じて調整することを特徴とする請求項6記載の半導体基板の製造方法。

【請求項8】使用する基板が〈110〉結晶であることを特徴とする請求項1～3のいずれかに記載の半導体基板の製造方法。

【請求項9】上記の絶縁体層上に形成させた単結晶シリコン層の表面に鏡面研磨を施して、所定の厚みに調整することを特徴とする請求項1～6のいずれかに記載の半導体基板の製造方法。

## 【発明の詳細な説明】

## 【0001】

【産業上の利用分野】本発明は、単結晶シリコン層を絶縁体上に形成するSOI構造の半導体基板の製造方法に関し、さらに詳しくは基板表面に形成された絶縁体層上に単結晶シリコン層を直接成長させる半導体基板の製造方法に関するものである。

## 【0002】

【従来の技術】近年、半導体デバイスにおける高集積化、高速化、多機能化の要請が一層厳しいものになり、それとともに、半導体基板の製造においてSOI (silicon-on-insulator) 技術の重要性が一層認識されるようになってきている。すなわち、デバイスに要求される上記の特性は、素子分離技術と不可分であることから、単結晶シリコン層を絶縁体上に形成するSOI構造の半導体基板の製造技術が種々に検討され、実用化が試みられている。特に、SIMOX (separation-by-implanted oxygen) 法およびPACE (plasma-assisted chemical etching) 法が主要なSOI技術として注目を集めている。

【0003】SIMOX法は単結晶シリコン基板中に高濃度の酸素イオンを注入し、その後の高温熱処理（アニール）でシリコンと酸素とを反応させて、基板中に埋め込み酸化膜の層を形成するものである。また、PACE法は単結晶シリコン基板を酸化膜を介して貼り合わせを行い、局所的に膜厚の測定を行いながらプラズマエッチングで正確に加工する技術である。これらのSIMOX法およびPACE法は、いずれもSOI技術として完成度が高く、既に実用化の段階までに達している。しかし、両方法を実施するとなると、高精度で、かつ大規模の装置を必要とするため、多大な設備投資を必要とする。そのため、両方法で加工された基板は、半導体デバイスの高性能化の要請とともに、一層製造コストが上昇するという問題がある。

【0004】一方、上述のような多大な設備投資の問題を解消するため、SIMOX法およびPACE法に替えて、基板上の絶縁体層の表面に新たに単結晶層を形成させる方法が提案されている。例えば、絶縁体層の表面に非晶質あるいは多結晶質のシリコン層を堆積させ、このシリコン層をレーザ、電子線などの加熱手段で局部的にアニールして単結晶化する方法、若しくは貼り合わせ法でSOI構造の基板を作製し、酸化した側のシリコンを除去したのち、シリコンを直接エピタキシャル成長させる方法である。

【0005】しかしながら、前者の絶縁体層にシリコンを堆積して単結晶化する方法では、基板の量産という面では実用的でなく、技術的にも歪みがなく所定の結晶粒径を有する単結晶層を得られるようにするには、まだ技術的な改善を要する段階である。また、後者の方法が意図するように、絶縁体層の上に直接単結晶シリコンを成長させることができれば、デバイス品質および製造コストの面でSIMOX法やPACE法に対抗できる半導体基板を提供できるが、絶縁体層の表面上にシリコンをエピタキシャル成長させると、多結晶シリコン層が形成されるという問題がある。

## 【0006】

【発明が解決しようとする課題】本発明は、高集積化デ



パイスの設計に対応して製造されているSOI構造の半導体基板の問題点に鑑み、基板表面の絶縁体層の上に単結晶シリコンを直接エピタキシャル成長させること、および多結晶シリコンを形成したのち熱処理によって単結晶化することを可能にして、基板品質および製造コストに優れた半導体基板の製造方法を提供することを目的としている。

【0007】

【課題を解決するための手段】本発明者らは、上述の課題を解決するため、基板表面の絶縁体層の上にシリコン層を直接成長させる方法について種々の検討を行った。その結果、基板表面に形成される絶縁体層を部分的に除去し、基板表面を露出した開口部を設けて、化学的気相法で直接エピタキシャル成長をさせたり、多結晶シリコンを形成したのち熱処理することによって、基板表面の絶縁体層の上に単結晶シリコン層を直接成長させる実験を試みた。そこでは、基板表面を露出した開口部上には、単結晶シリコン層が成長するが、絶縁体層上には単結晶シリコン層が形成されないことを明らかにした。

【0008】しかしながら、さらに検討を進めることによって、絶縁体層の上に単結晶シリコン層を形成するには、エピタキシャル成長や熱処理の際に、基板に与えられる温度勾配が重要であることを見出した。すなわち、通常、単結晶の成長は温度勾配に依存し、温度勾配がなければ結晶成長が進行し難くなる。従来のエピタキシャル成長および熱処理では単結晶シリコン層の面内品質、例えば、膜厚、比抵抗、熱に起因する欠陥制御を均一に維持するため、単結晶ウェーハの径方向には均一な加熱が施され、径方向にはほとんど温度勾配が加えられていなかった。そのため、基板表面上の絶縁体層を部分的に除去して基板表面が露出した面を形成して、絶縁体層の上に単結晶シリコンを成長させようとしても、露出面にはシリコンの成長があるが、絶縁体層の上にはほとんど結晶成長が進行しない。したがって、基板にエピタキシャル成長や熱処理を施して、絶縁体層の上に単結晶シリコンを成長させるには、ウェーハの径方向に温度勾配を確保し、それを制御する必要がある。

【0009】本発明は、上記の知見に基づいて完成されたものであり、下記(1)～(3)の半導体基板の製造方法を要旨としている。

【0010】(1)基板表面上の絶縁体層2を部分的に除去して基板表面が露出した面3を形成したのち、基板の厚み方向の温度勾配を小さく、基板の径方向の温度勾配を大きくした条件でエピタキシャル成長法を行うことによって、前記絶縁体層上に単結晶シリコン層5を形成させることを特徴とする半導体基板の製造方法(図1参照、以下、「第1の方法」という)。

【0011】(2)基板表面上の絶縁体層を部分的に除去して基板表面が露出した面を形成し、その露出面とは所定の間隔hを設けて相対向する位置に多結晶シリコン層

4を形成したのち、基板の厚み方向の温度勾配を小さく、基板の径方向の温度勾配を大きくした条件で熱処理を行うことによって、前記絶縁体層上に単結晶シリコン層5を形成させることを特徴とする半導体基板の製造方法(図2(a)、(b)参照、以下、「第2の方法」という)。

【0012】(3)基板表面上の絶縁体層を部分的に除去して基板表面が露出した面を形成し、これらの絶縁体層2および露出面3に多結晶シリコン層4を形成したのち、基板の厚み方向の温度勾配を小さく、基板の径方向の温度勾配を大きくした条件で熱処理を行うことによって、前記絶縁体層上に単結晶シリコン層を形成させることを特徴とする半導体基板の製造方法(図3参照、以下、「第3の方法」という)。

【0013】上記第1、2、3の方法において、エピタキシャル成長または熱処理を水素および塩素を含有するガス雰囲気下で実施するのが望ましく、また、基板の露出面には絶縁体層に格子状の開口部、ストライプ状の開口部若しくは正形状の開口部のいずれかを設けるのが望ましい。さらに、絶縁体層上を異なる方向から成長する単結晶シリコン層を接触させないように、絶縁体層の表面に凸設部を設けることが望ましく(図4(a)、(b)並びに図5および図6参照)、凸設部の高さ、幅寸法は使用される基板の結晶軸方位に応じて調整される。一方、基板表面の絶縁体層上に形成したシリコン層は表面の平坦性が低下するおそれがあるが、この場合には、表面に鏡面研磨を施して所定の厚みに調整するのが望ましい。

【0014】

【発明の実施の形態】図1は、エピタキシャル成長法によって半導体基板を製造する第1の方法を説明する図である。図1から明らかなように、第1の方法では、基板1の表面に絶縁体層2を形成し、その後、絶縁体層2の上に単結晶シリコン3をエピタキシャル成長させるため、絶縁体層2に所定の寸法、形状の開口部3を設ける。この基板1に対してエピタキシャル成長法で、基板の厚さ方向だけでなく、径方向にも単結晶シリコンを成長させるため、基板の厚み方向の温度勾配を小さく、基板の径方向の温度勾配を大きくする。

【0015】通常のエピタキシャル成長法では、基板表面にガスを流すことから、基板表面が冷却されて表面側の温度が低く、裏面側の温度が高いという温度勾配になり、このときの基板の厚み方向の温度勾配は20℃程度になるとされている。一方、基板の径方向の温度勾配は、基板表面上に成長させるシリコン層の厚みを均一に保つため、小さくする必要があり、基板の径方向に対して均一な加熱が施される。これに対し、本発明方法では、基板の厚み方向の温度勾配を小さくして、径方向の温度勾配を大きくする必要がある。具体的には、基板の厚み方向の温度勾配を5℃以下にし、径方向の温度勾配を20～50℃にするのが望ましい。このような温度勾配を満足す

る条件としては、例えば、基板表面に流すガス流量を少なくして、基板の厚み方向の温度勾配を小さくするとともに、加熱手段の配置位置、出力などを調整することによって基板の径方向の温度勾配を大きくすることが適宜採用される。

【0016】上記で例示した条件でエピタキシャル成長を行うと、図1に示すように、初期段階では絶縁体2が除去された開口部3で単結晶シリコン層5が選択的に成長するが、そのまま成長を続けていくと、選択的に成長した単結晶シリコン層5が盛り上がり、絶縁体層2を覆うように基板の径方向に広がっていく。さらに成長を続けると、径方向に広がった単結晶シリコン層5が互いに接して、最終段階において、単結晶シリコン層5が絶縁体層2を全面にわたって覆うことになる。

【0017】第1の方法におけるエピタキシャル成長は、水素および塩素を含有するガス雰囲気中で実施するのが望ましい。これは、水素および塩素が、エピタキシャル成長を促進する媒体である $\text{SiCl}_4$ 等の生成を促し、単結晶シリコン層の成長を著しく促進するからである。このとき使用するガスとしては、 $\text{SiCl}_4$ 、 $\text{SiHCl}_3$ ガス、或いは $\text{SiH}_4$ と $\text{HCl}$ の混合ガス等が採用され、これらに加えて、後述するように第2、3の方法においては、シリコン源を含まない $\text{HCl}$ ガスのみを使用することもできる。

【0018】絶縁体層の露出面として除去、開口される部分の形状は、後述の実施例で説明するように、絶縁体層に格子状の開口部、ストライプ状の開口部若しくは正形状の開口部のいずれかを設けるのが望ましい。このような開口部の形状にすると、絶縁体層を除去する際に精度よく加工することができるからである。

【0019】各開口部から絶縁体層上をそれぞれ成長してきた単結晶シリコン層は、エピタキシャル成長条件、絶縁体層の開口部の形状、寸法等の相違によって、単結晶シリコンが絶縁体上で接触する線に沿って、積層欠陥等の結晶欠陥が発生する場合がある。このような状態を回避するため、図4(a)、(b)に示すように、絶縁体層2上を異なる方向から成長する単結晶シリコン層5を接触させないように、絶縁体層の表面上に凸設部6を設けるのが望ましい。このとき、凸設部6を設ける方向は基板の径方向の温度勾配によって単結晶シリコン層が成長する方向に応じて適宜選定され、設ける位置も図4(a)に示すように絶縁体層の中心部、図4(b)に示すように絶縁体層の端部であってもよい。さらに、設けられる凸設部6の高さおよび幅は、使用される基板の結晶軸方位に応じて調整される。

【0020】図5は絶縁体層表面上に析出する単結晶シリコン層の成長状況を基板の結晶軸方位に応じて説明する図であり、同図(a)は使用する基板が〈110〉結晶である場合、(b)が使用する基板が〈100〉または〈111〉結晶である場合を示している。図5に示すように、絶縁体層2表面上に析出する単結晶シリコン層5

は、基板1の結晶軸方位に対して特定の角度 $\theta$ を持って成長するので、基板の結晶軸方位に応じて調整される。例えば、(a)に示すように、使用される基板1が〈110〉結晶である場合には、単結晶シリコン層5は基板面に対して垂直に成長する。そのため、凸設部6の高さが単結晶シリコン層5より低くても、単結晶シリコン層5同士が接触することがなく、また凸設部6の幅もそれほど厚くする必要がない。一方、(b)に示すように、使用する基板1が〈111〉または〈100〉結晶である場合には、単結晶シリコン層5は基板面に対する角度 $\theta$ がそれぞれ $70.53^\circ$ または $54.74^\circ$ で成長するので、凸設部6の高さおよび幅が不適切であると、凸設部6の上方で単結晶シリコン層5が接触して積層欠陥が発生する要因となる。そのため、この場合には、凸設部6の高さを高くするとともに、その幅も厚くする必要がある。

【0021】第1の方法では、最終段階において、成長してきた単結晶シリコン層が絶縁体層を全面にわたって覆うことになる。このとき、基板表面の絶縁体層を覆うシリコン層は表面の平坦性が著しく悪化する場合がある。このため、表面に鏡面研磨を施して所定の厚みに調整するのが望ましい。後述する第2、第3の方法においても、このように絶縁体層を覆うシリコン層の表面平坦性を確保するため、表面に鏡面研磨を施すことが望ましい。

【0022】図2は、絶縁体層の露出面近傍に多結晶シリコン層を配置して熱処理によって半導体基板を製造する第2の方法を説明する図である。図2(a)は概略構成を示し、図2(b)は具体的な構成例を示している。第2の方法では、絶縁体層2の露出面3と所定の間隔 $h$ を設けて近接するように多結晶シリコン層4を設けて、基板の厚み方向の温度勾配を小さく、基板の径方向の温度勾配を大きくした条件で熱処理を行うことを特徴としている。

【0023】第2の方法では、比較的短時間で絶縁体層2を単結晶シリコン層5によって均一に覆われるようにするため、露出面3と多結晶シリコン層4との間隔 $h$ は10mm以下にするのが望ましい。さらに「露出面と近接するように、多結晶シリコン層を設ける」とは、例えば、図2(b)に示すように、表面が粒状形状の多結晶シリコン層4を支持基体7内に配置し、露出面3を多結晶シリコン層4に相対向させた状態で基板1の外周縁を複数本の支持部材8で支持するようにして構成することができる。

【0024】また、本発明で採用される熱処理条件としては、基板の厚み方向の温度勾配を $5^\circ\text{C}$ 以下にし、径方向の温度勾配を $20\sim 50^\circ\text{C}$ の範囲に調整するのが望ましい。さらに、その他の条件、例えば、温度勾配、水素および塩素を含有するガス雰囲気、開口部の形状、絶縁体層の凸設部の形状および絶縁体層の厚さについては、前述の第1の方法の場合と同様である。



【0025】図3は、絶縁体層および露出面に多結晶シリコン層を形成して熱処理によって半導体基板を製造する第3の方法を説明する図である。図3から明らかなように、第3の方法では、絶縁体層上に堆積した多結晶シリコン4を熱処理によって単結晶化して、シリコンウェーハ面上にSOI構造を形成する方法である。この方法においても、基板の厚み方向の温度勾配を小さく、基板の径方向の温度勾配を大きくした条件で熱処理を行うことが必要である。

【0026】第3の方法において、絶縁体層上への多結晶シリコンの堆積は、例えばCVD法等の通常行われている堆積手段を採用することができる。また、絶縁体層上の多結晶シリコンを単結晶化するための熱処理は、慣用されているエピタキシャル成長装置や縦型、横型熱処理装置などの各種の熱処理装置を使用することができる。

【0027】また、第3の製造方法においても、その他の温度勾配、水素および塩素を含有するガス雰囲気、開口部の形状、絶縁体層の凸設部の形状および絶縁体層の厚さの各条件については、前述の第1の方法の場合と同様である。

【0028】

【実施例】本発明の半導体基板の効果を、前述の第1の方法による実施例に基づいて説明する。

【0029】（本発明例）実施例に供する半導体基板として、チョクラルスキー法で育成された単結晶インゴットから加工され、抵抗率が $10\Omega\text{cm}$ で、結晶軸方位が $\langle 110 \rangle$ 結晶の6インチシリコンウェーハを準備した。シリコンウェーハの基板は横型熱処理炉で高温処理され、その表面に厚さ $0.5\mu\text{m}$ の絶縁体層（酸化膜）を形成した。

【0030】次に、形成された絶縁体層に、下記の図5～図7に示す各種のパターンからなる開口部を設けて露出面とした。

【0031】図6は基板表面の絶縁体層に設けられた格子状のパターン1の開口部を示す図であり、実施例では幅 $10\mu\text{m}$ 、間隔 $20\mu\text{m}$ の格子状の開口部を設けるとともに、絶縁体層2の表面中心部に凸設部6を設けている。

【0032】図7は基板表面の絶縁体層に設けられたストライプ状のパターン2の開口部を示す図であり、実施例では幅 $10\mu\text{m}$ 、間隔 $20\mu\text{m}$ のストライプ状の開口部を設けるとともに、絶縁体層2の端部に凸設部6を設けている。

【0033】図8は基板表面の絶縁体層に設けられた四角状のパターン3の開口部を示す図であり、実施例では幅 $10\mu\text{m}$ の正形状の開口部を縦横に $10\mu\text{m}$ 間隔で設けた。

【0034】上記の通り、絶縁体層にパターン1～3の開口部を設けてのち、縦型エピタキシャル装置を用い同一バッチで単結晶シリコンの成長を行った。このときの温度勾配は、基板の厚み方向で $4\sim 5^\circ\text{C}$ 、径方向で $30\sim$

$40^\circ\text{C}$ になるように調整した。絶縁体層に開口部が設けられた基板は、 $1170^\circ\text{C}$ まで加熱し、高温水素雰囲気で基板の清浄化を行い、装置内の温度を $1150^\circ\text{C}$ まで下げ、シリコン源となる原料ガス $\text{SiHCl}_3$ を流して、10分間の処理を行ったところ、絶縁体層上の全域に厚さ $3\mu\text{m}$ の単結晶シリコン層が形成されていることを確認した。

【0035】上述の通り、本発明例では、通常のエピタキシャル成長法として、単結晶シリコン成長用の原料ガスを供給しながら熱処理を行った。このような熱処理に加え、さらに、第2の方法のように原料となる多結晶シリコンが絶縁体層の近傍に存在する場合、または第3の方法のように多結晶シリコンが絶縁体層上に存在する場合には、シリコン源となる原料ガスを供給せずに、 $\text{HCl}$ ガスのみを供給しながら熱処理しても絶縁体層上に単結晶シリコン層が形成されることを確認した。

【0036】（比較例）本発明例と比較するため、本発明例の場合と同様に、半導体基板として6インチシリコンウェーハを準備し、横型熱処理炉で高温処理して、表面に厚さ $0.5\mu\text{m}$ の絶縁体層（酸化膜）を形成した。次に、形成された絶縁体層に、本発明例と同じパターン1～3の開口部を設けた。

【0037】縦型エピタキシャル装置で、単結晶シリコンの成長を行った。このときの温度勾配は、基板の厚み方向で $10\sim 20^\circ\text{C}$ 、径方向で $5\sim 10^\circ\text{C}$ であった。その後、まず、 $1170^\circ\text{C}$ まで加熱し、高温水素雰囲気で基板の清浄化を行い、装置内の温度を $1100^\circ\text{C}$ まで下げ、シリコン源となる原料ガス $\text{SiHCl}_3$ を流して、10分間の熱処理を行って、本発明例とほぼ同等の厚みの単結晶シリコン層が形成されるようにした。

【0038】（本発明例と比較例の対比）本発明例では、前述の通り、絶縁体層上の全域に厚さ $3\mu\text{m}$ の単結晶シリコン層が形成された。基板表面の欠陥密度を測定すると、いずれのパターンの開口部であっても、ほぼ欠陥のない単結晶シリコン層が形成されていたが、特に凸設部を設けたパターン1、2の開口部では殆ど欠陥が認められなかった。

【0039】これに対し、比較例では、基板表面が露出した開口部上には $20\mu\text{m}$ の単結晶シリコン層が成長したが、絶縁体層上にはこれを覆うように単結晶シリコン層は形成されなかった。

【0040】

【発明の効果】本発明の方法によれば、絶縁体層の上に結晶欠陥の密度が少ない単結晶シリコン層を直接形成することが可能になり、高集積化デバイスに対応したSOI構造の半導体基板を効率的に、低コストで製造することができる。

【図面の簡単な説明】

【図1】本発明のエピタキシャル成長法によって半導体基板を製造する第1の方法を説明する図である。

【図2】本発明の絶縁体層の露出面近傍に多結晶シリコ

ン層を配置して熱処理によって半導体基板を製造する第2の方法を説明する図である。

【図3】本発明の絶縁体層および露出面に多結晶シリコン層を形成して熱処理によって半導体基板を製造する第3の方法を説明する図である。

【図4】本発明の実施態様である絶縁体層の表面に凸設部を設ける構成を説明する図である。

【図5】絶縁体層表面上に析出する単結晶シリコン層の成長状況を基板の結晶軸方向に応じて説明する図である。

【図6】基板表面の絶縁体層に設けられた格子状のパターン1の開口部を示す図である。

\*

\*【図7】基板表面の絶縁体層に設けられたストライプ状のパターン2の開口部を示す図である。

【図8】基板表面の絶縁体層に設けられた四角状のパターン3の開口部を示す図である。

【符号の説明】

1：基板、 2：絶縁体層

3：露出面、開口部

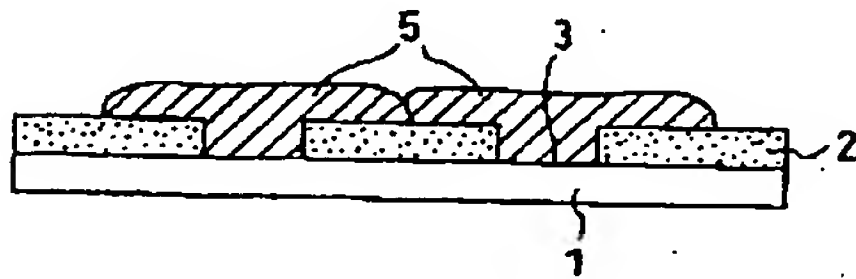
4：多結晶シリコン層

5：単結晶シリコン層

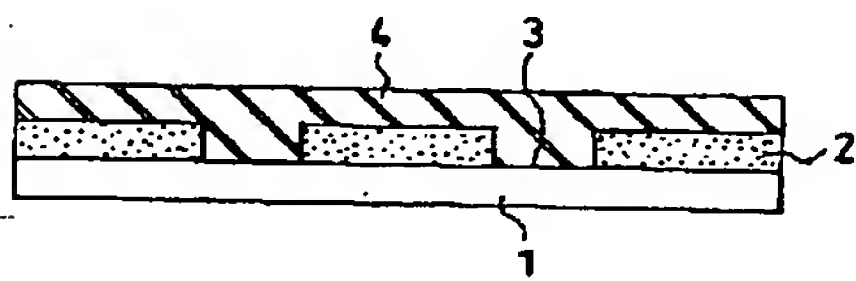
10 6：凸設部、 7：基体

8：支持部材

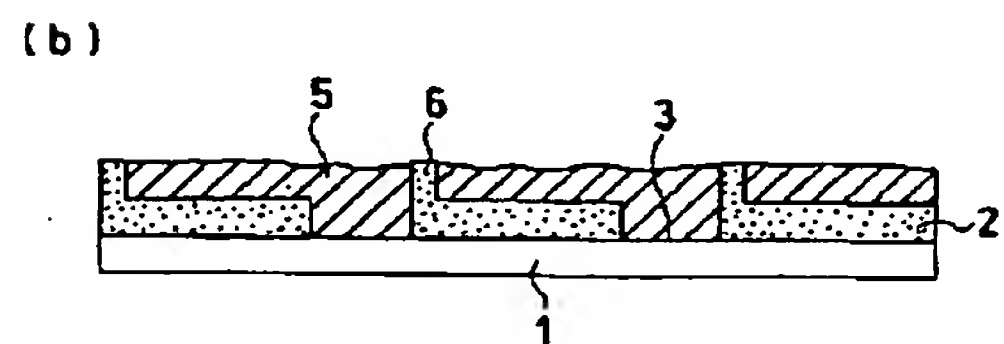
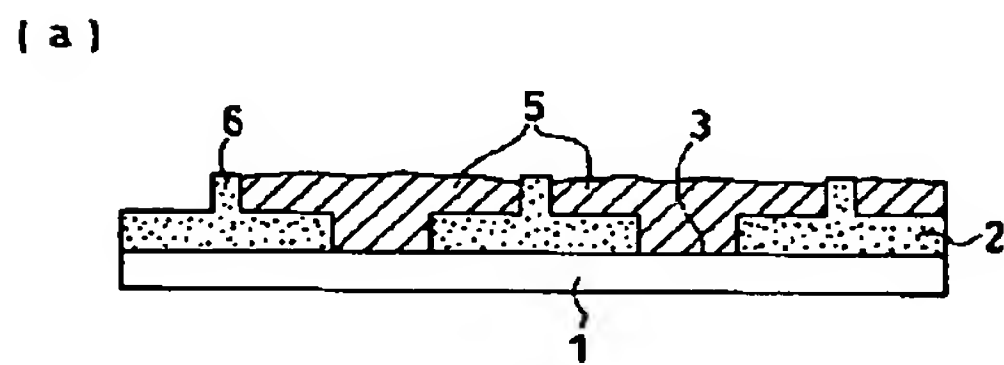
【図1】



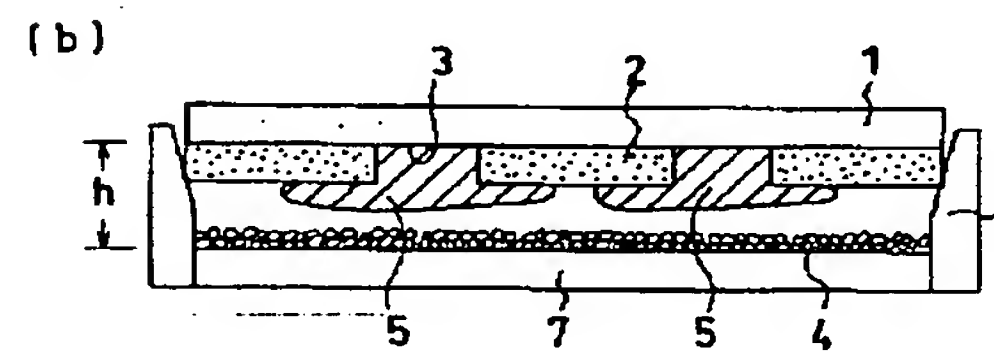
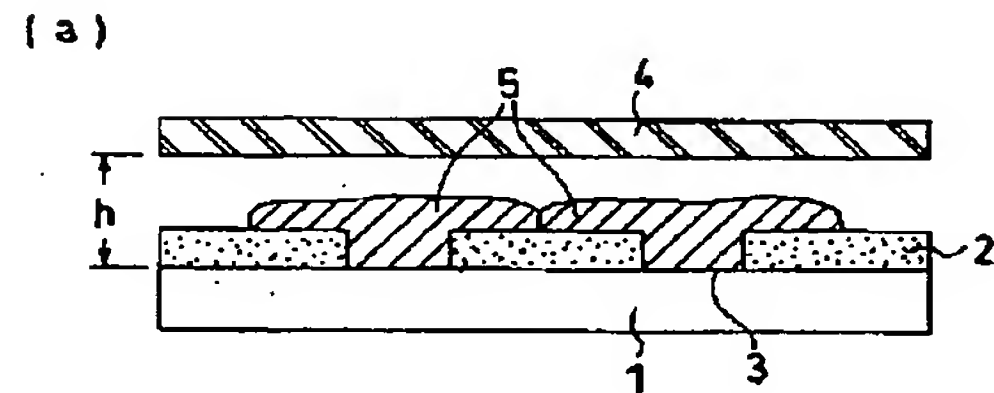
【図3】



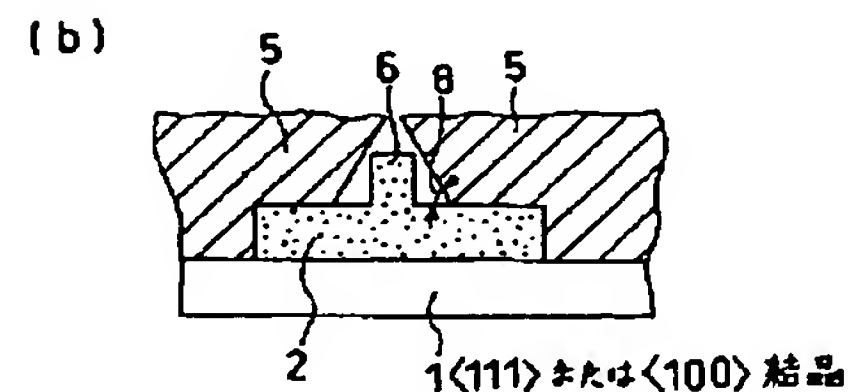
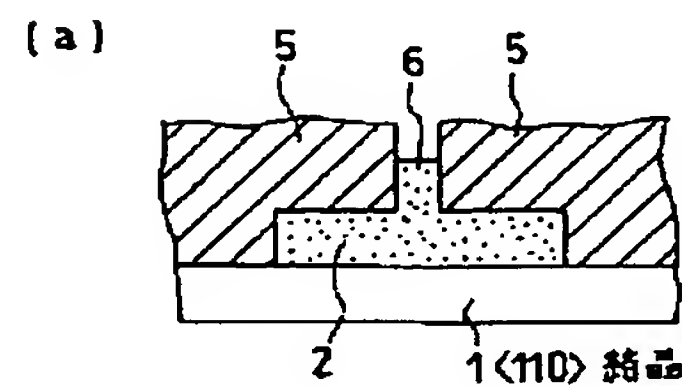
【図4】



【図2】

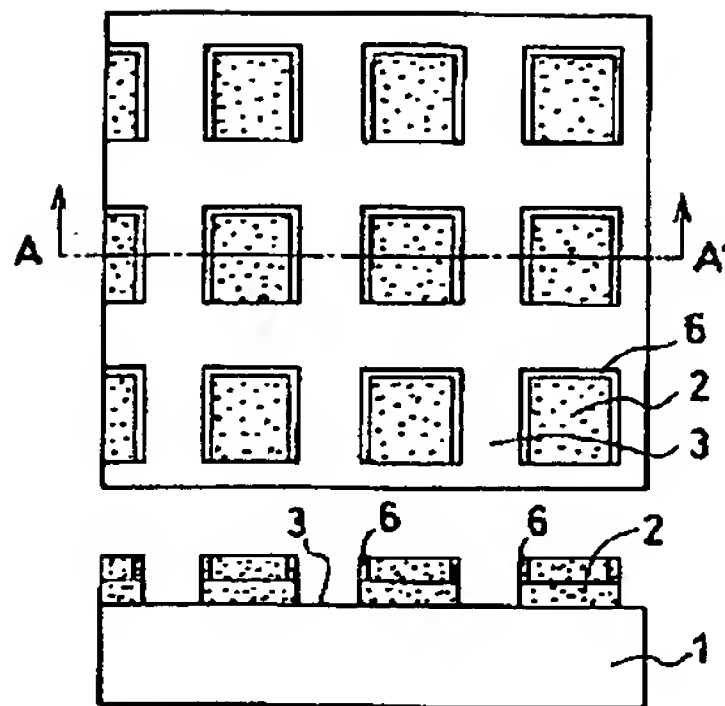


【図5】

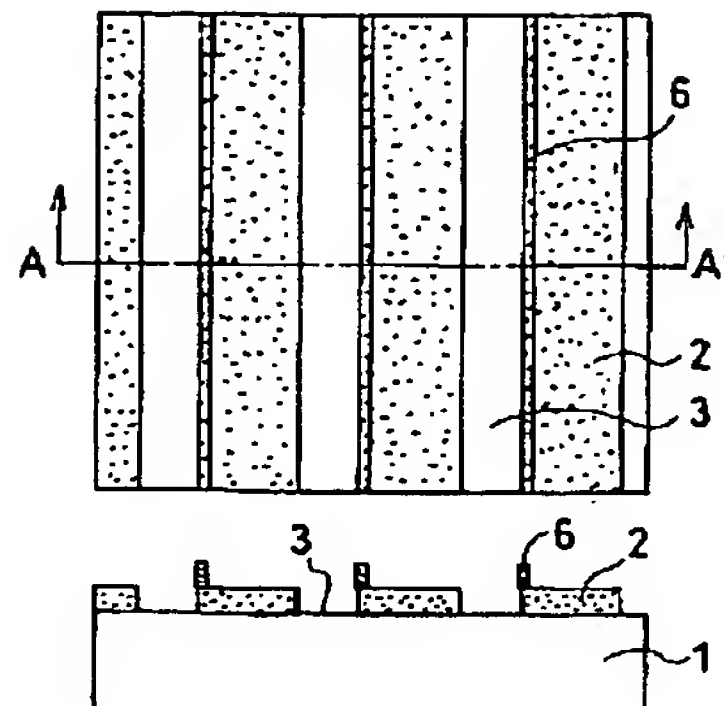




【図6】



【図7】



【図8】

